

(12) 日本国特許庁 (JP)

(12) 公開実用新案公報 (U) (11) 実用新案出願公開番号

実開平 6 - 3 1 2 1 2

(43) 公開日 平成 6 年 (1994) 4 月 22 日

(51) Int. Cl.⁵

H03D 7/14

識別記号

片内整理番号

FI

技術表示箇所

C 7350-5 J

審査請求 未請求 請求項の数 1

(全 3 頁)

(21) 出願番号 実願平 4-67001

(22) 出願日 平成 4 年 (1992) 9 月 25 日

(71) 出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町 1 番 7 号

(72) 考案者 小松 道広

東京都大田区雪谷大塚町 1 番 7 号 アルプス
電気株式会社内

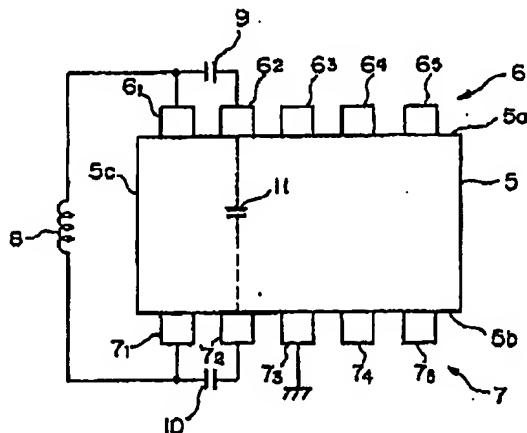
(74) 代理人 井堀士 志賀 正武 (外 2 名)

(54) 【考案の名称】 混合／局部発振用 IC の端子配列

(57) 【要約】

【目的】 内部回路の性能に重大な影響をあたえることなく、また、内部回路間のアイソレーションを充分にとれる混合／局部発振用 IC の端子配列を提供する。

【構成】 IC パッケージ 5 の端部 5 a および 5 b からそれぞれ所定間隔で突出した複数の端子 6₁～6₅、7₁～7₅ からなる端子列 6、7 と、局部発振部 1 2 と、混合部 1 4 とを有する混合／局部発振用 IC において、端子列 6、7 の各端子のうち、2 つの端子 6₁、7₁ を、局部発振部 1 2 の共振回路を構成するコイル 8 が接続される端子とし、高周波信号入力端子 7₄、7₅ から高周波信号を入力するとともに、中間周波信号出力端子 6₄、6₅ から中間周波信号を出力し、高周波信号入力端子 7₄、7₅ と、局部発振部外付け部品取付端子 7₁、7₂ との間に接地端子 7₃ を設ける。



(2) 実開平6-31212

【実用新案登録請求の範囲】

【請求項1】 ICパッケージの対向する長辺方向の第1および第2の端部からそれぞれ所定間隔で突出した複数の端子からなる第1および第2の端子列と、所定周波数の局部発振信号を発振する局部発振部と、入力される高周波信号と前記局部発振信号とを混合して中間周波信号を出力する混合部とを有する混合／局部発振用ICにおいて、

前記第1および第2の端子列の各端子のうち、前記ICパッケージの同じ短辺方向の端部側のそれぞれ最も端に設けられた2つの端子を、前記局部発振部の共振回路を構成する外付け部品が接続される端子とし、

前記第1および第2の端子列の互いに異なる端子列に属する端子から、前記高周波信号を入力するとともに、前記中間周波信号を出力し、

前記高周波信号が入力される端子が属する前記第1または第2の端子列において、前記高周波信号が入力される端子と、前記局部発振部の共振回路を構成する外付け部品が取り付けられる端子との間には、この混合／局部発振用ICが配線されるプリント基板の接地パターンに接続される端子を少なくとも1つ設けることを特徴とする混合／局部発振用ICの端子配列。

【図面の簡単な説明】

【図1】 この考案の一実施例による混合／局部発振用ICの端子配列の構成を示す概略図である。

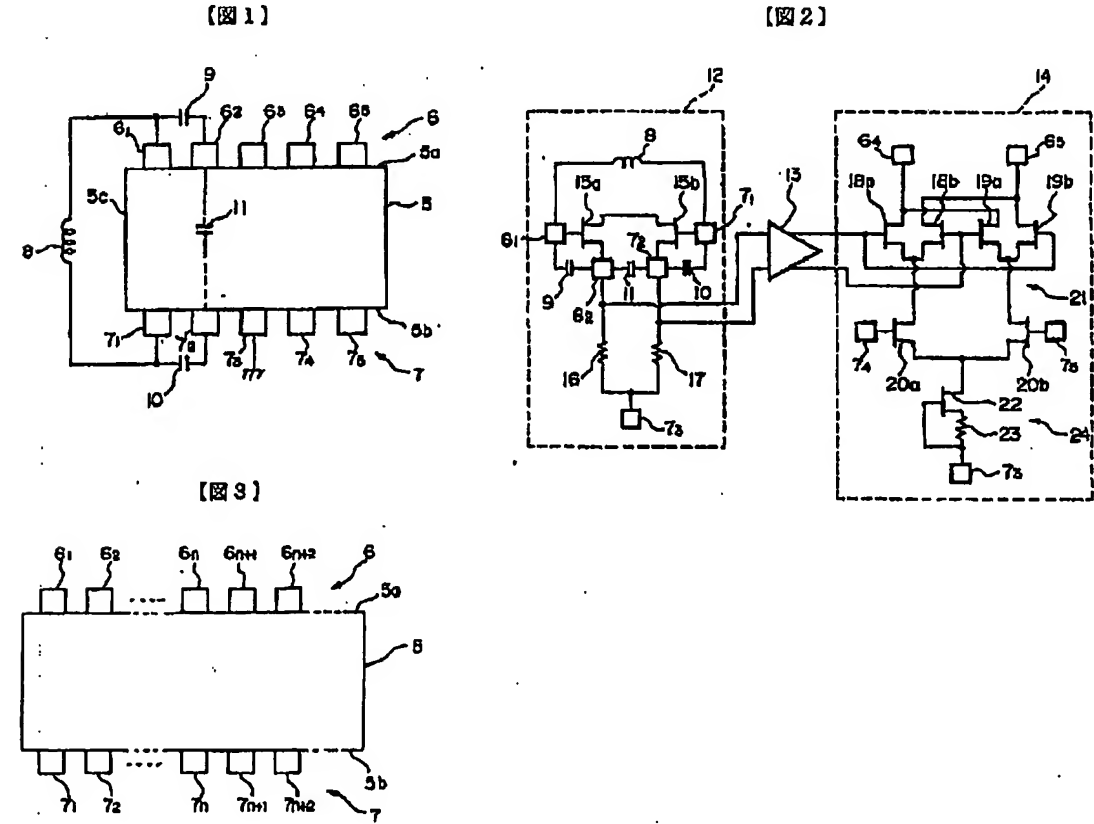
【図2】 図1に示す混合／局部発振用ICの等価回路の一例を示す回路図である。

【図3】 混合／局部発振用ICの端子配列の一般的な例を示す概略図である。

【図4】 条件①～③を満足する混合／局部発振用ICの端子配列の一例を示す概略図である。

【図5】 従来の混合／局部発振用ICの端子配列の一例を示す概略図である。

- 【符号の説明】
- | | |
|---|---------|
| 5 | ICパッケージ |
| 5a, 5b, 5c | 端部 |
| 6, 7 | 端子列 |
| 6 ₁ ～6 _n , 7 ₁ ～7 _n | 端子 |
| 8 | コイル |
| 9～10 | コンデンサ |
| 12 | 局部発振部 |
| 13 | バッファアンプ |
| 14 | 混合部 |



(3)

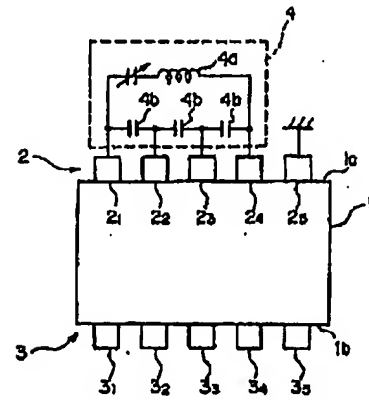
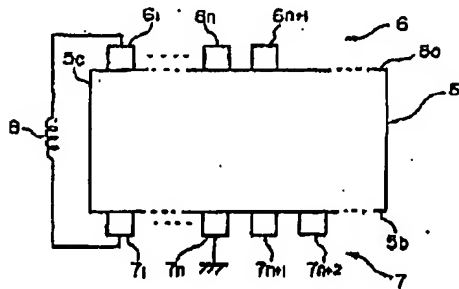
突明平 6-31212

3

4

【图4】

【图5】



(4)

実開平6-31212

【考案の詳細な説明】

【0001】

【産業上の利用分野】

この考案は、チューナや通信機等に用いられ、所定周波数の局部発振信号を発振するとともに、入力される高周波信号と局部発振信号とを混合して中間周波信号を出力する機能を有する混合／局部発振用 IC の端子配列に関する。

【0002】

【従来技術】

図5は従来混合／局部発振用 IC の端子配列の一例を示す概略図である。この図において、1はICパッケージであり、その長辺方向の端部1aおよび1bからは、所定間隔で設けられた複数の端子2₁～2₅からなる端子列2と、所定間隔で設けられた複数の端子3₁～3₅からなる端子列3とがそれぞれ突出している。

【0003】

端子列2において、端子2₁～2₄は混合／局部発振用 IC の内部の局部発振部に接続される外付部品群4が取り付けられる局部発振部外付け部品取付端子、端子2₅はプリント基板上の接地に接続される接地端子である。

外付部品群4は、混合／局部発振用 IC の内部の局部発振部の共振回路を構成するコイル4aやコンデンサ4bからなり、ICパッケージ1の同一の端部1aから突出した端子2₁～2₄に取り付けられている。

また、端子列3において、3₁および3₂は混合／局部発振用 IC の内部の混合部から出力される中間周波信号が出力される中間周波信号出力端子、3₃は電源電圧が印加される電源電圧印加端子、端子3₄および3₅は高周波信号が入力される高周波信号入力端子である。

【0004】

【考案が解決しようとする課題】

ところで、ICの端子数は、半導体チップのサイズおよびコストの面から、一般に、必要最小限の数に設計されている。以下、ICの端子数と、半導体チップのサイズおよびコストとの関係について説明する。

(5)

実開平6-31212

一般に、ICはモールドでパッケージされており、内部回路を外部回路と接続するために、上述したように、ICパッケージ1の端部1aおよび1bから端子2₁~2₆および3₁~3₆を突出させる必要がある。

【0005】

ところが、ICパッケージ1のサイズによっては端子数に制限があり、極端な場合には、1端子増えただけでICパッケージ1のサイズをひとまわり大きくする必要が生じてしまう。

また、1端子増えると、半導体チップのボンディングパットも当然に増えるので、半導体チップのサイズを大きくする必要があるが、これにより、ICの歩留まりが低下してしまう。

これらは、ともにICのコストアップの要因となっている。

以上説明した理由により、ICの端子数は、半導体チップのサイズおよびコストの面を重視して必要最小限の数に設計されているので、従来から、以下に示すような不都合が生じている。

【0006】

まず、上述した従来の混合／局部発振用ICの端子配列においては、外付部品群4がICパッケージ1の同一の端部1aから突出した端子2₁~2₄に取り付けられるように構成されているため、端子2₁~2₄に接続されるプリント基板上のパターンは、多少の引き回しが必要になってくる。

したがって、このパターンが引き回された部分が、たとえば、UHF帯の信号に対して不要なインダクタンスとなってしまう場合がある。このことが、特に、ICの内部回路が広帯域の局部発振部であった場合、発振周波数が所定の周波数から他の周波数に変化したり、発振が停止したり、あるいは、周波数の可変範囲が不足したりするなど、内部回路の性能に重大な影響を及ぼしてしまうという問題があった。

【0007】

また、上述した従来の混合／局部発振用ICの端子配列においては、中間周波信号出力端子3₁および3₂と、高周波信号入力端子3₄および3₅とが近接しているため、これらの端子間で十分なアイソレーションがとれず、混合／局部発振用

(6)

実開平6-31212

ICの内部回路を構成する高周波部から中間周波部へ漏れる妨害成分が中間周波信号のS/Nを悪化させてしまうという問題があった。

この考案は、このような背景の下になされたもので、内部回路の性能に重大な影響をあたえることなく、また、内部回路間のアイソレーションを充分にとることができる混合／局部発振用ICの端子配列を提供することを目的とする。

【0008】

【課題を解決するための手段】

この考案は、ICパッケージの対向する長辺方向の第1および第2の端部からそれぞれ所定間隔で突出した複数の端子からなる第1および第2の端子列と、所定周波数の局部発振信号を発振する局部発振部と、入力される高周波信号と前記局部発振信号とを混合して中間周波信号を出力する混合部とを有する混合／局部発振用ICにおいて、前記第1および第2の端子列の各端子のうち、前記ICパッケージの同じ短辺方向の端部側のそれぞれ最も端に設けられた2つの端子を、前記局部発振部の共振回路を構成する外付け部品が接続される端子とし、前記第1および第2の端子列の互いに異なる端子列に属する端子から、前記高周波信号を入力するとともに、前記中間周波信号を出力し、前記高周波信号が入力される端子が属する前記第1または第2の端子列において、前記高周波信号が入力される端子と、前記局部発振部の共振回路を構成する外付け部品が取り付けられる端子との間には、この混合／局部発振用ICが配線されるプリント基板の接地パターンに接続される端子を少なくとも1つ設けることを特徴としている。

【0009】

【作用】

上記構成によれば、局部発振部の共振回路を構成する外付け部品が他の端子に接続される外付け部品の接続の妨げになりにくいため、プリント基板上における他の外付け部品のパターンの引き回しを少なくでき、局部発振部の発振動作に関する不都合が改善され、発振周波数の調整も充分に行える。

また、混合／局部発振用ICの内部の高周波部と中間周波部とのアイソレーションが高いため、高周波部から中間周波部へ漏れる妨害成分を減少できる。

さらに、高周波部と局部発振部との間のアイソレーションが改善されるので、

(7)

実開平6-31212

中間周波信号のS/Nが向上する。

【0010】

【実施例】

まず、この考案の一実施例を説明する前に、上述した課題を解決するための基本的な考え方について説明する。図3は混合／局部発振用ICの端子配列の一般的な例を示す概略図である。この図において、5はICパッケージであり、その長辺方向の端部5aおよび5bから所定間隔で設けられた複数の端子6₁, 6₂, ..., 6_n, 6_{n+1}, 6_{n+2}, ...からなる端子列6と、所定間隔で設けられた複数の端子7₁, 7₂, ..., 7_n, 7_{n+1}, 7_{n+2}, ...からなる端子列7とがそれぞれ突出している。

【0011】

そして、これらの端子列6および7の各端子を、以下に示す条件を満足するような端子とすることにより、上述した課題を解決することができるのである。

①混合／局部発振用ICの内部の局部発振部の共振回路を構成するコイルの両端が接続される2つの局部発振部外付け部品取付端子は、端子列6および7の各端子のうち、ICパッケージ5の同じ短辺方向の端部側のそれぞれ最も端にある端子とする。

【0012】

②2つの高周波信号入力端子と2つの中間周波信号出力端子とは、それぞれICパッケージ5の異なる長辺方向の端部から突出している端子とする。

③2つの高周波信号入力端子が設けられているICパッケージ5の長辺方向の端部において、2つの高周波信号入力端子と、局部発振部外付け部品取付端子との間には、プリント基板の接地パターンに接続される端子を少なくとも1つ設ける。なお、この端子は、混合／局部発振用ICの内部回路に必ずしも接続されている必要はない。

【0013】

ここで、図4に上述した条件①～③を満足するICの端子配列の一例を示す。この図において、図3の各部に対応した部分には同一の符号を付け、その説明を省略する。図4において、8は混合／局部発振用ICの内部の局部発振部の共振

(8)

実開平6-31212

回路を構成するコイルであり、一端が端子列6の、ICパッケージ5の短辺方向の端部5c側の最も端にある局部発振部外付け部品取付端子6₁に接続され、他端が端子列7の、ICパッケージ5の短辺方向の端部5c側の最も端にある局部発振部外付け部品取付端子7₁に接続されている。すなわち、上述した①の条件を満足している。

また、端子6_nおよび6_{n+1}は中間周波信号出力端子、端子7_nは接地端子、端子7_{n+1}および7_{n+2}は高周波信号入力端子であり、これらは上述した②および③の条件を満足している。

【0014】

以下、図面を参照して、この考案の一実施例について説明する。図1はこの考案の一実施例による混合／局部発振用ICの端子配列の構成を示す概略図であり、この図において、図4の各部に対応する部分には同一の符号を付け、その説明を省略する。図1において、9～11はそれぞれ混合／局部発振用ICの内部の局部発振部の共振回路を構成するコンデンサであり、コンデンサ9の一端は端子6₁に接続され、他端は端子6₂に接続され、コンデンサ10の一端は端子7₁に接続され、他端は端子7₂に接続され、コンデンサ11の一端は端子6₂に接続され、他端は端子7₂に接続されている。

また、端子6₄および6₅はそれぞれ中間周波信号出力端子、端子7₃は接地端子、端子7₄および7₅はそれぞれ高周波信号入力端子である。

【0015】

次に、図2に混合／局部発振用ICの等価回路の一例を示す。この図において、図1の各部に対応した部分には同一の符号を付け、その説明を省略する。図2において、12は所定周波数の局部発振信号を発振する局部発振部、13は局部発振信号を増幅する差動増幅型のバッファアンプ、14は入力される高周波信号とバッファアンプ13から出力される局部発振信号とを混合して中間周波信号を出力する混合部である。

【0016】

局部発振部12において、15aおよび15bはそれぞれ特性がそろった高周波発振および増幅用のFET、16および17はドレイン抵抗である。そして、

(9)

実開平6-31212

局部発振部12は、FET15aおよび15b、コンデンサ9～11、コイル8並びに抵抗16および17からなる差動増幅型ドレイン接地型発振器であり、180°の位相差を持つ2つの発振信号を出力する。

また、混合部14は、FET18a、18b、19a、19b、20aおよび20bからなるダブルバランスドミキサ部21と、FET22および抵抗23からなる定電流回路24とから構成されている。

【0017】

このような構成によれば、上述した①の条件により、局部発振部12の共振回路を構成するコイル8が他の端子に接続される外付け部品の接続の妨げになりにくいため、プリント基板上における他の外付け部品のパターンの引き回しを少なくすることができる。

また、上述した①の条件により、コイル8の物理的寸法が端子間距離に合わせやすいため、プリント基板上におけるこの部分のパターンの引き回しを少なくすることができる。

したがって、局部発振部12が、たとえば、UHF帯の広帯域の局部発振部であった場合、発振周波数が所定の周波数から他の周波数に変化したり、発振が停止したり、あるいは、周波数の可変範囲が不足したりするなどの従来存在した発振動作に関する不都合が改善され、発振周波数の調整も充分に行うことができる。

【0018】

さらに、上述した①の条件により、高周波部と中間周波部とに必要以上にコイル8が近づくことがないので、コイル8から放射される信号の高周波部あるいは、中間周波部への飛びつきを少なくすることができる。

加えて、上述した②の条件により、高周波部と中間周波部とのアイソレーションが高いため、高周波部から中間周波部へ漏れる妨害成分を減少させることができる。

【0019】

また、上述した③の条件により、高周波信号入力端子7₄および7₅に近接して接地端子7₈が設けられているため、高周波部のFET20aおよび20bの半

(10)

実開平6-31212

導体チップの近傍がプリント基板に形成された接地パターンと接続されて、高周波部の放熱効果が向上し、熱雑音が改善される。

さらに、上述した③の条件により、高周波部と局部発振部12との間のアイソレーションが改善される。

したがって、中間周波信号のS/Nが向上する。

なお、上述した一実施例においては、端子6₁と7₁とにコイル8を接続した例を示したが、これに限定されず、端子6₁と7₁とには、全体としてそのインピーダンスがインダクタンスとして動作する回路ブロックを接続するようにしてもよい。

【0020】

【考案の効果】

以上説明したように、この考案によれば、内部回路の性能に重大な影響をあたえることなく、また、内部回路間のアイソレーションを充分にとることができるという効果がある。